

2.45 GHz RFID 标签设计与实现关键技术研究

陈许建,白 创,彭 浩,戴 葵,邹雪城

(华中科技大学 武汉集成电路设计工程技术研究中心,湖北 武汉 430074)

摘 要: 提出了工作在 2.45 GHz 下的无源 RFID 标签芯片的实现方法. 给出了整体模拟部分包括倍压电路、限压电路、解调、上电复位、稳压电路、振荡器等实现电路结构. 最终给出了整体芯片各模块的功耗电流, 总体功耗电流仅为 2.3 μA , 在 Hejian 0.18 μm CMOS Mix-signal 工艺下实现了整体电路设计.

关键词: 2.45 GHz; RFID; 无源标签; 芯片设计

中图分类号: TN432

文献标识码: A

文章编号: 1000-7180(2013)08-0147-04

The Key Technology Research of 2.45 GHz RFID Tag Design and Implementation

CHEN Xu-jian, BAI Chuang, PENG Hao, DAI Kui, ZOU Xue-cheng

(Research Center for Intergrated Circuit Design, Huazhong University of Science and Technology, Wuhan 430074, China)

Abstract: In this paper we propose a passive RFID transponder operating in the 2.45 GHz. The realization of the analog part including voltage multiplier, voltage limiter, demodulator, power on reset, voltage regulator, oscillator are given. At last we show the load current of every block, and the whole load current is 2.3 μA . This transponder is fabricated in a hejian 0.18 COMS mix-signal technology.

Key words: 2.45 GHz; RFID; passive transponder; chip design

1 引言

射频识别技术^[1]是一项利用射频信号通过磁场耦合或者电磁波传输, 实现无接触信息传递而达到识别目的的技术, 在无限传感网、人物识别、访问控制、物流等方面得到了广泛的应用. 射频识别技术分为低频(典型 125 kHz)、高频(典型 13.56 MHz)、超高频(典型 915 MHz)和微波段(2.45 GHz)4 个频道. 本文主要探讨在微波段无源标签芯片的实现方式.

文中的整体电路结构如图 1 所示, 包括射频前端电路和数字基带电路. 射频前端电路产生数字基带所需要的电源、时钟、数据和复位信号, 主要模块包括倍压模块、稳压模块、偏置产生模块、复位模块、时钟产生模块和调制解调模块. 工作原理如下: 标签

芯片天线接收到读卡器发送的电磁波, 产生幅度微弱的 2.45 GHz 高频信号 V_{in} , 经过倍压电路倍压把交流信号转为直流电压 VDD, 经过稳压模块为数字基带和其他射频前端模块提供稳定的直流工作电压 Vdc. 同时, 解调电路从 V_{in} 信号中提取读卡器发送给标签芯片的数据信号 demod_out. 在稳定直流

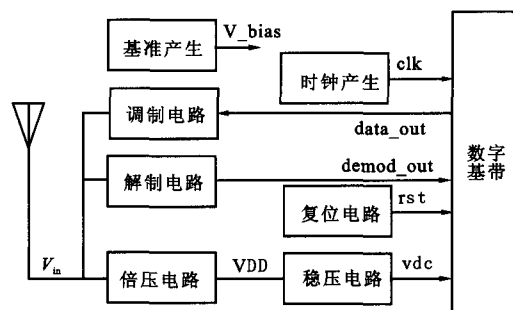


图 1 芯片整体电路结构

收稿日期: 2012-10-12; 修回日期: 2012-11-29

基金项目: 湖北省自然科学基金项目(2010CBD02705); 武汉市重点科技攻关项目(201150699190)

工作电压下,时钟产生模块产生时钟 clk,上电复位模块产生信号 rst,这两个信号连同数据信号 demod_out、直流工作电压 Vdc 一起提供给数字基带部分.数字基带把数据处理完之后,通过调制模块把所需要发送的数据 data_out 返回给、读卡器,完成通信. v_bias 为时钟模块和稳压模块提供基准电压.

2 芯片主要模块设计

2.1 倍压电路设计

由于芯片工作在无源方式,因此需要倍压电路把天线接收到的电磁波能量转化成直流信号.根据 Friis 公式,标签芯片与读卡器距离为 r 、标签芯片天线与读卡器天线计划匹配、标签芯片阻抗匹配时,标签芯片天线提供给芯片内部的最大能量为

$$P_r = \frac{\text{EIRP} \cdot G_r \cdot \lambda^2}{(4\pi r)^2} \quad (1)$$

λ 为波长, G_r 为标签芯片增益, EIRP 定义了等效最大各向同性发射功率.在 2.45 GHz、 $r=3$ m、 $G_r=1$, EIRP=4 W 情况下, P_r 为 42 μ W,即 -13.8 dbm.考虑标签芯片天线与芯片阻抗匹配等效模型^[2],在阻抗匹配情况下,即 $R_a=R_c$, $X_a=-X_c$.此时芯片消耗的功耗为 P_r :

$$P_r = \frac{1}{2} \text{Re}(V_{in}^* \cdot i_{in}) = \frac{1}{2} \text{Re} \left[\frac{V_s^2 (R_c - jX_c)}{|R_a + R_c + j(X_a + X_c)|^2} \right] = \frac{V_s^2}{8R_a} \quad (2)$$

等效于天线内部电动势:

$$V_s = 2 \sqrt{2P_r \cdot R_a} \quad (3)$$

则芯片两端电压为

$$V_{in} = V_s \frac{|R_a + jX_c|}{2R_a} = V_s \sqrt{1+Q^2} \quad (4)$$

$$Q = \frac{X_c}{R_c} \quad (5)$$

由倍压电路的基本倍压公式:

$$V_{out} = 2N(V_{in} - V_{th}) = 2N(2\sqrt{2P_r R_s(1+Q^2)} - V_{th}) \quad (6)$$

可知要提高倍压的电压可以增加级数、提高 V_{in} 或降低 V_{th} .考虑 Hejian0.18 μ m 工艺,本文使用低阈值 MOS 管,采用栅交叉耦合倍压电路^[3-5],使用 7 级基本倍压单元.图 2 显示了等效模型和倍压电路结构.

2.2 稳压电路设计

由于通信距离不断变化,倍压电路产生的电压也随着距离而变化,电压的不稳定会引起后续电路

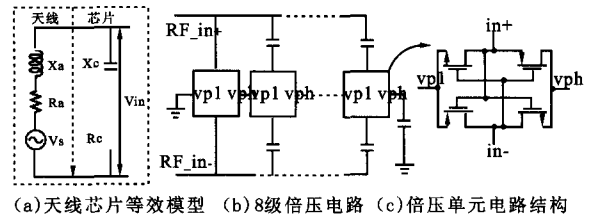


图 2 电路

模块的不稳定,因此需要稳压电路模块.稳压电路分为限压部分和稳压部分,如图 3 所示.限压电路防止标签芯片在通信过程,由于距离近,接收能量过多,引起倍压电路产生过高电压,使得内部工作的 MOS 管击穿.稳压部分为后面电路模块提供一个稳定的电压. MOS 管 M1~M5、 R_1 、 R_2 组成限压部分,当电压超过一定值时, M4 管导通,拉高 M5 栅极, M5 管导通放电, R_1 、 R_2 使用 MOS 管实现.稳压模块有一个基本的放大比较器和分压电路组成, M12、M13 的分压与 V_{bias2} 比较,控制 M11 的开启与关闭,实现稳压功能.考虑到数字基带的动态开启电流,需在 pp 下仿真其动态电流,则稳压电路输出端电容 C_1 设置足够大以保证能承受瞬间的放电.为减小版图面积, C_1 采用 MOS 电容和 mim 电容层叠实现.

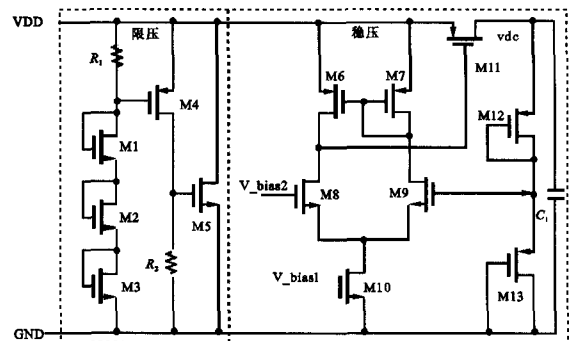


图 3 稳压电路结构

2.3 电流基准/偏置产生

电流基准为 por 电路、时钟产生电路、稳压电路、调制电路等提供电流基准.基本电路结构如图 4^[6],分为启动部分和偏置产生部分. MOS 管 M1~M18 组成偏置产生部分, M1、M2 工作在亚阈值区, M5~M8 组成共源共栅结构,工作在饱和区,强制使得流过 M1 和 M2 的电流相等,提高电源抑制比, M9~M14 提供自偏置电压. M15~M18 为温度补偿支路,把 M3 的衬底接到 M15 的栅极上,提供温度补偿. M19~M24、 R_1 、 C_1 、 C_2 为启动电路,电阻和电容用 MOS 管实现.由于流过 M1、M2 的电流相等, M1 和 M2 的尺寸比为 K ,则两 MOS 管的栅源

电压差为 ΔV , 由 M3 与 M4 尺寸比为 m , 则稳压模块其电流公式为

$$I = \frac{1}{2} \mu_p C_{ox} \left(\frac{W}{L} \right) M_4 \frac{(\Delta V)^2}{(1 - \sqrt{m})^2} \\ = \frac{1}{2} \mu_p C_{ox} \left(\frac{W}{L} \right) M_4 \frac{(\xi V_T \ln K)^2}{(1 - \sqrt{m})^2} \quad (7)$$

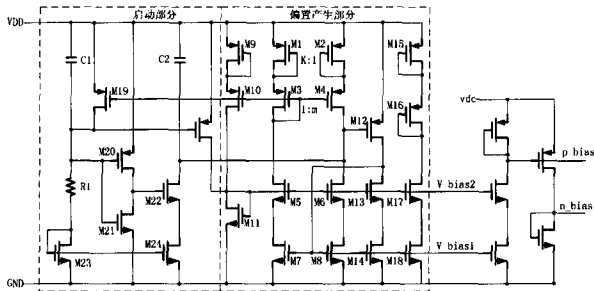


图 4 电流基准/偏置电路结构

2.4 时钟产生电路

时钟产生电路为数字基带部分提供时钟信号。考虑 ISO/IEC18000-4 中数据通信速率为 30~40 kb/s, 对时钟精度要求为 $\pm 15\%$, 则设计一个 1 Mb/s 的时钟速率足够满足 ASK 解码要求。时钟电路结构如图 5 所示, 由迟滞比较器和基本电容充放电结构组成。复位完成后, 对 MOS 管形成的电容充放电, 电容一端电压与 V_{bias2} 比较, 控制电容的循环充放电实现时钟的产生。

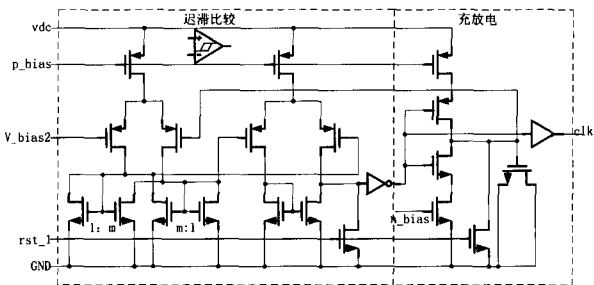


图 5 时钟产生电路结构

2.5 数字基带

不基于协议设计的基带有利于降低功耗^[7]。考虑与 reader 兼容性, 图 6 中显示了数字基带的整体框架, 基带基于 ISO/IEC 18000-4 part1 协议, 对解调的数据进行指令解析, 根据指令完成数据的编码, 对天线进行 ASK 调制。clk_generate 模块完

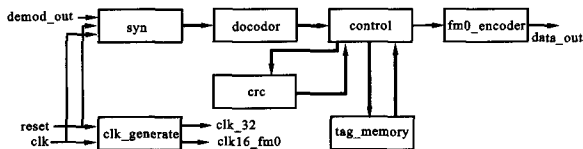


图 6 数字基带模块

天线进行 ASK 调制。clk_generate 模块完成对时钟分频, clk 用于 decoder 模块, 完成数据的解码操作, clk_32 作为内部的时钟, clk16_fm0 作为 fm0_encoder 模块的时钟, 完成数据的编码操作。tag_memory 模块存储着 64 位的 uid 和 8byte 的存储空间, 完成 reader 对 tag 的基本读写操作。同时整体基带支持探寻、防冲突等基本指令操作。

3 仿真结果

本标签芯片在 Hejian 0.18 μm Mix_signal 1p6m CMOS 工艺下实现。图 7 中显示了倍压电路在输入功率为 42 μW 、输出负载为 0 μA 和 3 μA 下的倍压输出, 分别达到了 3.65 V 和 3.48 V。在稳压电路作用下, 稳压输出为 1.6 V。实验结果表明了, 基准电流在电压为 1.5~4 V、温度 -40°C ~ 85°C 、所有工艺角下仿真的结果, 实现了大约 37.5 nA 的基准电流, 温度补偿满足要求, 基准电流随电压的变化见图 8。图 9 中显示了解调结果。图 10 中显示了数字基带产生的返回调制数据。最终整体功耗和各个模块的功耗如表 1 所示。表 2 中显示了不同文章标签功耗对比, 由于文献[7]不基于协议, 而且使用 SOS 工艺, 所以功耗只有 1 μW 。

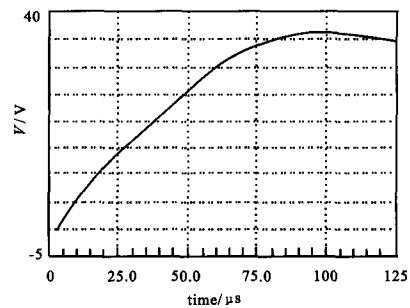


图 7 整体版图与倍压电路产生电压

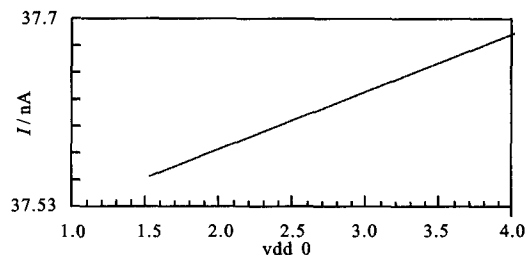


图 8 基准电流随电压的变化

表 1 总体功耗和各个模块功耗

模块	$I/\mu\text{A}$	模块	$I/\mu\text{A}$
电流基准/偏置产生模块	0.34	时钟产生模块	0.31
稳压电路模块	0.12	调制/解调模块	0.17
数字基带部分	1.30	其他模块	0.06
整体芯片(不包括倍压)	2.30		

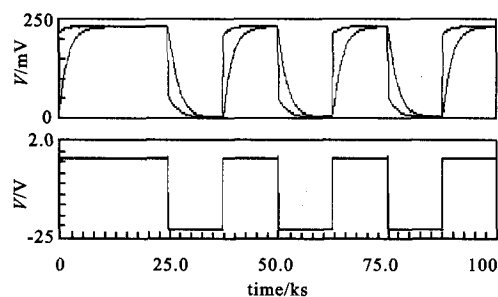


图9 解调信号

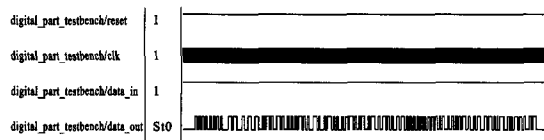


图10 数字基带产生的调制数据

表2 总体功耗和各个模块功耗

文献	工艺	频率	调制类型	标准	功耗/ μW
[4] (不含倍压)	$0.35\ \mu\text{m}$ CMOS	900 MHz	ASK	ISO 18000-6	7.60
[7]	$0.5\ \mu\text{m}$ CMOS SOS	2.45 GHz	ASK	—	1.00
本文 (不含倍压)	$0.18\ \mu\text{m}$ CMOS	2.45 GHz	ASK	ISO/IEC 18000-4	4.14

4 结束语

本文成功实现了基于 ISO/IEC1800-4 协议的 2.45 GHz 无源标签芯片,支持探测、防冲突和读写指令,包含模拟前端和数字基带设计。文章详细介绍了整体芯片关键模块设计,最终在 Hejian $0.18\ \mu\text{m}$ mix_signal 1p6m CMOS 工艺下实现,整体芯片面积为 $(569.1\ \mu\text{m} \times 632.39\ \mu\text{m})$,能在 3 m 距离内实现与 reader 的通信。

参考文献:

- [1] Finkenzeller K. RFID handbook, radio-frequency identifications fundamentals and applications[M]. 2nd ed. New York: Wiley, 2003.
- [2] Warren L Stutzman, Gary A Thiele. Antenna theory and design[M]. 2nd. New York: Wiley, 1997.
- [3] Koji Kotani, Atsushi Sasaki, Takashi Ito. High-efficiency differential-drive CMOS rectifier for UHF RFIDs[J]. Solid-state circuits, 2009, 44(11): 3011-3018.
- [4] Meng lin Hsia, Yu Sheng Tsai, Oscar T C Chen. An UHF passive RFID transponder using a low-power clock generator without passive components[C]//Circuits and Systems, 2006, MWSCAS 2006. Chiayi: Chung Cheng University, 2006(2): 11-15.
- [5] Koji Kotani, Takashi Ito. Self-Vth-cancellation high-efficiency CMOS rectifier circuit for UHF RFIDs[J]. IEICE Trans Electron, 2009, E92-C(1): 153-160.
- [6] Wang Yi, Gong Wen chao, Wang Yi kai, et al. Temperature, supply voltage and process variation independent CMOS current reference[C]// ASIC 2007, 7th International Conference on. China: Guilin, 2007: 600-603.
- [7] Jari-Pascal Curty, Norbert Joehl, Catherine Deholain. Remotely powered addressable UHF RFID integrated system[J]. IEEE Journal of Solid-state Circuits, 2005, 40(11): 2193-2202.

作者简介:

陈许建 男, (1988-), 硕士研究生. 研究方向为模拟 ic 设计。

白 创 男, (1983-), 博士研究生. 研究方向为模拟 ic 设计。

戴 葵 男, (1968-), 博士生导师. 研究方向为高性能处理器和信息安全研究。